



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11041565 A**(43) Date of publication of application: **12 . 02 . 99**

(51) Int. Cl.

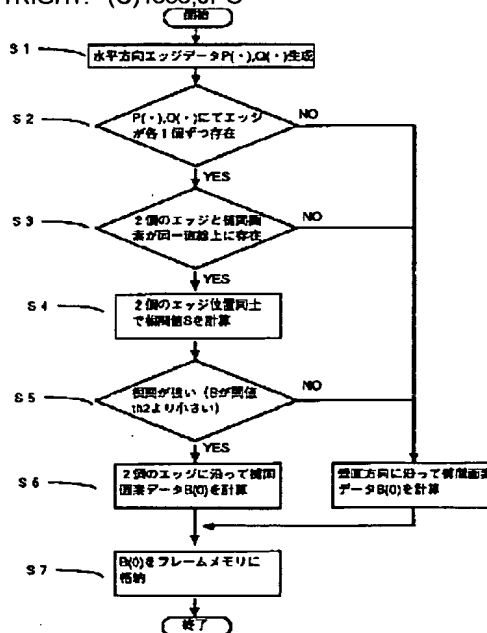
H04N 7/01**H04N 1/40****H04N 5/91**(21) Application number: **09196783**(71) Applicant: **SHARP CORP**(22) Date of filing: **23 . 07 . 97**(72) Inventor: **SUGA KAZUYUKI****(54) IMAGE DATA INTERPOLATION DEVICE****(57) Abstract:**

PROBLEM TO BE SOLVED: To suppress occurrence of interpolation errors of an interpolation device by generating interpolation pixels in an interpolation direction determined with the interpolation pixel as a starting point and interpolating field data to generate a frame data.

SOLUTION: An edge detection means detects edges P, Q in a horizontal direction in upper and lower pixel data strings on one scanning line including interpolation pixel (S1), and in the case that the P, Q are respectively one (S2) and the interpolation pixel and the P, Q are on an identical line (S3), a correlation value S of the positions of the P, Q is calculated from a set block data of a prescribed number of pixel data including the P, Q (S4). Whether or not the S is smaller than a threshold level th_2 is discriminated (S5), and when smaller, the interpolation pixel data along the two edges P, Q are calculated (S6) and stored in the memory. In the case of other conditions than the above, the interpolation pixel is calculated in a vertical direction. Thus, possibility of occurrence of noise due

to interpolation errors is reduced.

COPYRIGHT: (C)1999,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-41565

(43) 公開日 平成11年(1999) 2月12日

(51) Int.Cl.⁸

識別記号

F I

H 0 4 N 7/01
1/40
5/91

H 0 4 N 7/01 G
1/40 1 0 1 Z
5/91 J

審査請求 未請求 請求項の数 3 O L (全 9 頁)

(21) 出願番号

特願平9-196783

(22) 出願日

平成9年(1997) 7月23日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 菅 和幸

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(74) 代理人 弁理士 梅田 勝

(54) 【発明の名称】 画像データ補間装置

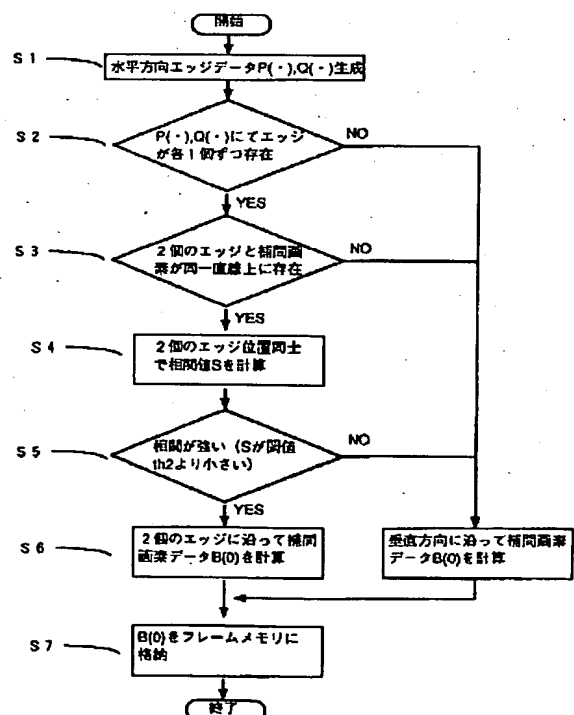
(57) 【要約】

(修正有)

【課題】 補間画素を起点として定めた補間方向の補間画素を生成し、フィールドデータを補間してフレームデータを生成する補間装置の補間ミス発生を抑制する。

【解決手段】 エッジ検出手段により、補間画素を含む一方の走査線上の上側及び下側の画素データ列において水平方向のエッジP及びQを夫々検出 (S1) し、P、Qが夫々1個の場合 (S2) で、補間画素とP、Qが同一線上にあれば (S3)、P及びQを含む夫々所定個数の画素データの集合ブロックデータから、P、Qの位置同士の相関値Sを計算し (S4)、Sが閾値 th_2 より小さいか否かを判定し (S5)、小さい場合は2個のエッジP、Qに沿って補間画素データを計算 (S6) してメモリに格納する。前記条件以外の場合は、いずれの場合にも補間画素の計算は垂直方向に沿って行う。

【効果】 補間ミスによるノイズ発生のおれが少ない。



【特許請求の範囲】

【請求項 1】 フレームデータの奇数番目または偶数番目の一方の走査線上の画素に対応する画素データを構成するフィールドデータから前記フレームデータの奇数番目または偶数番目の他方の走査線上の補間画素に対応する補間画素データを生成して前記フレームデータを生成する画像データ補間装置において、前記画像データ補間装置は、前記補間画素を起点として補間方向を定め、該補間方向に位置する前記画素データに基づいて前記補間画素に対応する補間画素データを生成することにより、前記フィールドデータを補間してフレームデータを生成するものであって、前記補間画素の上側に隣接する前記一方の走査線上の画素の列に対応する画素データの列の水平方向のエッジを検出し、且つ前記補間画素の下側に隣接する前記一方の走査線上の画素の列に対応する画素データの列の水平方向のエッジを検出するエッジ検出手段と、前記エッジ検出手段の出力するエッジ位置データと、エッジ位置における前記補間画素の上側に隣接する走査線上の所定個数の画素データの集合からなる第 1 のブロックデータに対向して前記補間画素の下側に隣接する走査線上の所定個数の画素データの集合からなる第 2 のブロックデータとの間の相関の演算結果に基づいて前記補間画素の補間方向を定める補間方向決定手段と、前記補間方向決定手段により定められた前記補間方向に位置し且つ前記補間画素の上側および下側に隣接する前記一方の走査線上の画素に対応する画素データに基づいて前記補間画素データを生成する補間画素データ生成手段と、を備えたことを特徴とする画像データ補間装置。

【請求項 2】 補間方向決定手段は前記補間画素の上側に隣接する走査線上および前記補間画素の下側に隣接する走査線上にそれぞれ複数のエッジを検出したときは補間方向を垂直方向とすることを特徴とする請求項 1 記載の画像データ補間装置。

【請求項 3】 補間方向決定手段は前記補間画素の上側に隣接する走査線上および前記補間画素の下側に隣接する走査線上にそれぞれ 1 個のエッジを検出したとき、2 個のエッジと補間画素の位置が一直線上に存在しない場合は補間方向を垂直方向とすることを特徴とする請求項 1 記載の画像データ補間装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ビデオテープレコーダ等で高品質な静止画を表示するための画像データ補間装置に関し、特にインターレース走査においてフィールド画像から画像データを補間してフレーム画像を生成する画像データ補間装置に関する。

【0002】

【従来の技術】従来、インターレース走査方式を採用するとビデオテープレコーダ等において静止画を表示する場合、第 1 フィールドの画像を補間処理してフレーム画

像を生成することにより、第 1 フィールドと第 2 フィールドとの間の映像の時間上のずれを排除して高品質な 1 枚の静止画を表示している。

【0003】この第 1 フィールドの画像を補間処理してフレーム画像を生成する従来の画像データ補間技術について、図 7 から図 15 を参照して説明する。

【0004】ここで、図 7 は、従来の画像データ補間技術を説明するための元のフィールド画像の一例を表す参考図であり、図 8 は、図 7 に○印でマークした元のフィールド画像の細部を説明するための拡大図である。

【0005】図 9 は、フィールド画像の補間について、補間される画素を垂直方向に隣接した上下いずれかの画素で補間する方法について説明するための図であり、図 10 は補間される画素を垂直方向に隣接した上下の画素の平均値で補間する方法を説明するための図であり、図 11 は補間される画素の斜め方向の画素の相関性を使用して補間する方法を説明するための図である。

【0006】図 12 は 5 方向の補間について説明するための図であり、図 13 は 7 方向の補間について説明するための図である。更に、図 14 および図 15 はそれぞれ相関を使用した補間方向に関する参考図である。

【0007】インターレース走査は、1 枚のフレーム画像を時間を異にした 2 枚のフィールド画像に分けて、1 回目の走査の軌跡の間を 2 回目の走査が埋めるように、2 回に分けて走査して映像を映し出す走査方法である。

【0008】2 回に分けて映し出される 2 枚の画像は、人間の視覚特性上の残像効果により、1 枚の画像として認識される。しかし、この 2 回に分けて送られてきた 2 枚のフィールド画像をそのままフレーム画像に変換して静止画を生成する場合、カメラおよび被写体が完全に静止していれば問題はないが、いずれかが移動している場合、フィールド画像間の時間上のずれにより、画像の奇数走査線と偶数走査線との間で画像の連続性が損なわれ、第 1 フィールドの画像と第 2 フィールドの画像との間にずれが生じることになる。

【0009】この結果、表示画像の品質が低下することとなる。そこで、第 1 フィールドまたは第 2 フィールドのいずれかを 1 枚のフィールド画像をもとにフレーム画像を導くことが考えられるが、この場合、図 8 に示すように、もとになるフィールド画像は、1 本おきに走査線の間が空いているため画像データを補間する必要がある。

【0010】この補間の方法としては従来より種々のものが提案されており、その幾つかについて以下に説明する。なお、以下の説明において、B(0) は補間される画素データを表し、A(n) と C(n) は補間の際に参照される上側および下側の水平走査線のそれぞれの参照画素データを表している。ただし、n は画素データ B(0) を基準とした水平走査線上の画素データの配列番号を表す。

【0011】その第一は単純に繰り返す方法であり、図9に示すように、フィールド画像の奇数の走査線1、走査線3、・・・のそれぞれの画像データをそのまま偶数の走査線2、走査線4、・・・の画像データとして補間する方法である。

【0012】すなわち、この方法によれば $B(0) = A(0)$ として補間する。当然のことながら、偶数の走査線から奇数の走査線を補間してもよい。この方法では、垂直方向の解像度が2分の1になり、斜線にギザギザが極めて目立つようになる。

【0013】次に、図10に示すように、補間すべき画素を上下の2つの画素の参照画像データの平均値で補間する方法がある(斜線部参照)。すなわち、この方法によれば、 $B(0) = (A(0) + C(0)) / 2$ として補間する。この方法では、若干ギザギザは目立たなくなるが、エッジの劣化により画像がぼける印象を与えることになる。

【0014】さらに、図11に示すように、エッジの方向性に注目し、補間すべき画素の垂直方向だけでなく右上から左下方向、および左上から右下方向の全部で3方向について、その方向の補間すべき画素を挟む2個の参照画素の画像データに対して絶対値差分を計算し、これが最小になる方向の2個の画素の画像データの平均値で補間する方法も知られている。

【0015】すなわち、この方法によれば、 $|A(-1) - C(1)|$ 、 $|A(0) - C(0)|$ 、 $|A(1) - C(-1)|$ のうち最も小さい値を見つけ、それぞれに対応して $B(0) = (A(-1) + C(1)) / 2$ 、 $B(0) = (A(0) + C(0)) / 2$ 、 $B(0) = (A(1) + C(-1)) / 2$ のいずれかで補間する。ところが、画像にはかなり水平に近い傾斜エッジもあり、その場合上記の3方向補間では十分に対応が出来ず、図12、図13のように水平方向により多くの画素、例えば、それぞれ5方向、7方向の画素を参照する必要がある。 $B(0)$ が補間される画素で、 $A(\cdot)$ と $C(\cdot)$ は補間の際に参照される画素を表している。

【0016】しかし、この場合、補間される画素から参照する画素が遠い場合、すなわち図14では $A(-3)$ と $C(3)$ または $A(3)$ と $C(-3)$ で画像データの差が最小となった場合、実際にこれらが適当な補間方向ならば問題はないが、そうでない場合、 $B(0)$ は隣接した画素とは全く異なる値で置き換えられる可能性があり、画像上は極めて目立つノイズとなって現れる。

【0017】このような補間方法を改良したものとして特開昭63-187785号公報に記載されているものが知られている。この補間方法は図15に示されるように、注目画素の上下のそれぞれの走査線上で複数の画素からなるブロックを構成し、そのブロック間で対応している画素データの差の絶対値を加え合わせることで、

相関判定の精度を向上させて相関の強さを判定して、最も相関の強い方向に沿って補間を行う処理を行っている。

【0018】

【発明が解決しようとする課題】ところが従来技術では実際には正確な補間方向が求められない場合が少なくない。例えば、ストライプ模様の画像では相関の強い方向が複数存在することが予想され、正確に判断を行うにはより多くの画素を参照して複雑なアルゴリズムが要求されることになる。

【0019】これは処理時間の増大やハードウェアコストの増加につながる。また、それでも常に正しい補間が行われるかどうかは保証できない。従って、補間ミス(正当でない補間が行われること、またそのようにして補間された画素の意味)によるノイズの発生が予想され、画像として不自然さが現われる。

【0020】つまり、部分的にはエッジの方向を正しく検出して高品質な補間画像を合成していても、画像全体としてはノイズが目立ち、むしろ図10に示される上下の画素の平均値で統一した補間を行ったほうが良好な場合が少なくない。

【0021】また、実際に画像内部で斜めエッジのジャギーが気になる部分としては主要な物体の輪郭線などであり、細部の細かい模様などは影響度は低いと考えられる。そこで、本発明はかかる問題点に鑑みてなされたものであって、確実度の十分高い場合のみ、浅い角度のエッジに対しても滑らかさを実現する方法で補間を行うことにより、補間ミスの極めて少ない安定した高品質なフレーム画像データを1枚のフィールド画像データから合成することのできる画像データ補間装置を提供することを課題としている。

【0022】

【課題を解決するための手段】請求項1記載の画像データ補間装置は、フレームデータの奇数番目または偶数番目の一方の走査線上の画素に対応する画素データを構成するフィールドデータから前記フレームデータの奇数番目または偶数番目の他方の走査線上の補間画素に対応する補間画素データを生成して前記フレームデータを生成する画像データ補間装置において、前記画像データ補間装置は、前記補間画素を起点として補間方向を定め、該補間方向に位置する前記画素データに基づいて前記補間画素に対応する補間画素データを生成することにより、前記フィールドデータを補間してフレームデータを生成するものであって、前記補間画素の上側に隣接する前記一方の走査線上の画素の列に対応する画素データの列の水平方向のエッジを検出し、且つ前記補間画素の下側に隣接する前記一方の走査線上の画素の列に対応する画素データの列の水平方向のエッジを検出するエッジ検出手段と、前記エッジ検出手段の出力するエッジ位置データと、エッジ位置における前記補間画素の上側に隣接する

走査線上の所定個数の画素データの集合からなる第1のブロックデータに対向して前記補間画素の下側に隣接する走査線上の所定個数の画素データの集合からなる第2のブロックデータとの間の相関の演算結果に基づいて前記補間画素の補間方向を定める補間方向決定手段と、前記補間方向決定手段により定められた前記補間方向に位置し且つ前記補間画素の上側および下側に隣接する前記一方の走査線上の画素に対応する画素データに基づいて前記補間画素データを生成する補間画素データ生成手段と、を備えたことを特徴とする画像データ補間装置である。

【0023】請求項2記載の画像データ補間装置は、補間方向決定手段は前記補間画素の上側に隣接する走査線上および前記補間画素の下側に隣接する走査線上にそれぞれ複数のエッジを検出したときは補間方向を垂直方向とすることを特徴とする請求項1記載の画像データ補間装置である。

【0024】請求項3記載の画像データ補間装置は、補間方向決定手段は前記補間画素の上側に隣接する走査線上および前記補間画素の下側に隣接する走査線上にそれぞれ1個のエッジを検出したとき、2個のエッジと補間画素の位置が一直線上に存在しない場合は補間方向を垂直方向とすることを特徴とする請求項1記載の画像データ補間装置である。

【0025】

【発明の実施の形態】本発明の実施の形態にかかる画像データ補間装置および補間方法について図1から図6を参照して説明する。

【0026】図1は本発明の実施形態例にかかる画像データ補間装置の構成を表すブロック図である。

【0027】また、図2は、元のフレーム画像の補間しようとする画素の周辺の画素データの配列を表す画像データ配列図であり、図3は、図2に示す画像データ配列のA(-4)～A(4)からエッジデータP(-3)～P(4)を導出する処理と図2に示す画像データ配列のC(-4)～C(4)からエッジデータQ(-3)～Q(4)を導出する処理を説明する説明図である。

【0028】図4はエッジの検出パターンを説明する説明図である。

【0029】図5は、図2に示す画像データ配列において検出エッジと相関値を算出する方法を説明するための説明図である。

【0030】図6は、本発明における補間処理の流れを説明するためのフローチャートである。

【0031】まず、図1に示すように、本実施形態にかかる画像データ補間装置は、入力ビデオ信号Piを入力し、この入力ビデオ信号Piをデジタル化して画像データDを生成するA/Dコンバータ101とA/Dコンバータ101によりデジタル化して得られた1フレーム分の画像データDを蓄えるフレームメモリ102と、後述

するコントローラに制御されてフレームメモリ102から転送された画像データDをD/A変換して出力ビデオ信号Poを生成するD/Aコンバータ103と、後述するCPUの制御の下にA/Dコンバータ101、D/Aコンバータ103およびフレームメモリ102の動作を制御するコントローラ104と、A/Dコンバータ101によりデジタル化してフレームメモリ102およびコントローラ104の動作を制御するCPU105とを具備して構成されている。

【0032】ここで、入力ビデオ信号Piをデジタル化して得られる画像データDとして輝度データを想定して説明することとする。なお、CPU105は制御プログラムを格納したROMを内蔵したものとなっている。

【0033】以下、このように構成された本実施形態例にかかる画像データ補間装置の動作と補間方法について、図1から図6を参照しながら説明する。

【0034】この画像データ補間装置は、すでに存在する1枚のフィールド画像の「…，i-1，i+1，…」の行の画像データから「…，i-2，i，i+2，…」の行の画素データを生成するものとし、説明を簡略にするため、図2に示す第i行j列の画素（以下、補間画素と記す）の画素データ（以下補間画素データと記す）B(0)を生成して補間する場合について、図6のフローチャートにしたがって説明する。

【0035】まず、図1において、入力されたビデオ信号PiはA/Dコンバータ101によってデジタルデータである画像データDに変換される。変換して得られた画像データDのうち、1フレーム分の画像データDが、コントローラ104の制御によりフレームメモリ102に入力される。フレームメモリ102は、入力した1フレーム分の画像データのうち第1フィールドを構成する画素データを奇数行アドレスに、また第2フィールドを構成する画像データを偶数行アドレスに対応づけて格納する。

【0036】次に、図1に示すCPU105は、フレームメモリ102から、図2に示す第i-1行の画素データA(-4)～A(4)を読みだす。そして、図3に示すように、隣り合った画像データの間でそれらの差の絶対値を計算し、さらにこれを所定の閾値th1と比較することによりエッジデータP(-3)～P(4)を生成する。閾値以上の場合をエッジとして、その場合に1、そうでない場合は0を与えるものとする。同様に画素データC(-4)～C(4)から、エッジデータQ(-3)～Q(4)を生成する（ステップS1）。

【0037】すなわち、 $P(k) = 1$ ($|A(k) - A(k-1)| > th1$ のとき)

$P(k) = 0$ ($|A(k) - A(k-1)| \leq th1$ のとき)

$Q(k) = 1$ ($|C(k) - C(k-1)| > th1$ のとき)

$Q(k) = 0$ ($|C(k) - C(k-1)| \leq th1$ のとき)

($k = -3, -2, -1, 0, 1, 2, 3, 4$) を計算して CPU105 内部の RAM に蓄える。

【0038】次に、 $P(k)$ ($k = -3, -2, -1, 0, 1, 2, 3, 4$)、 $Q(k)$ ($k = -3, -2, -1, 0, 1, 2, 3, 4$) の中にそれぞれエッジが何個存在するかを計算する。

【0039】ここで、エッジが $P(k)$ または $Q(k)$ それぞれで 1 個ずつ存在する以外の場合は、敢えて、補間方向の検出は行わず、垂直方向を補間方向とする。つまり、図 4 に示すような検出エッジのパターンにおいては、エッジの方向を誤る可能性が高い場合で無理にエッジ方向に沿った補間を行わない (ステップ S2)。

【0040】さて、エッジが $P(k)$ および $Q(k)$ でそれぞれ 1 個ずつ存在し、そのエッジを $P(m)$ 、 $Q(n)$ としたとき、 m と n の和を計算し、これが 0 でない場合は補間方向を示す直線が補間画素を通過していないので、同じく垂直方向を補間方向とする (ステップ S3)。

【0041】 m と n の和が 0 のとき、初めて複数の画素による相関判定を行う。すなわち、対応画素同士の差の絶対値を加え合わせたものを相関値 S とおいて、図 5 に示すように、 $S = |A(m-1) - C(n-1)| + |A(m) - C(n)| + |A(m+1) - C(n+1)|$ を計算する (ステップ S4)。

【0042】画素データ $A(m)$ と $C(n)$ が画像上対応しているならば、 S は十分小さい値となることが予想される。そこで、これを所定の閾値 $th2$ と比較することにより補間方向として適当かどうかを判断する (ステップ S5)。

【0043】こうして得られた最適な補間方向を与える m, n を用いて、 $B(0) = (A(m) + C(n)) / 2$ ($m = n = 0$ ならば垂直方向) を演算して、補間画素データ $B(0)$ を得る (ステップ S6)。

【0044】 $B(0)$ はフレームメモリ 102 に格納される (ステップ S7)。

【0045】以上の処理を、同様にして、処理の対象とする画素を移動して、図 2 に示す第 i 行のすべての画素について、順次繰り返し補間画素データを求め、フレームメモリ 102 の対応するアドレスに格納する。

【0046】さらに同様にして、上述した補間処理を各行ごとに繰り返して行い、最終的に 1 フィールド分の画像データから 1 フレーム分の画像データが生成される。

【0047】補間処理と補正処理からなる一連の画像データ補間処理により 1 フレーム分の画像データが得られると、CPU105 は、コントローラ 104 を介してフレームメモリ 102 および D/A コンバータ 103 を制御し、フレームメモリ 102 に格納された 1 フレーム分の画像データを D/A コンバータ 103 により出力ビデ

オ信号 P_o に変換してこの装置から外部に出力する。

【0048】本実施形態の画像データ補間装置を構成する CPU105 が、内部の ROM に格納されたプログラムにしたがって相関計算等を実行するものとなっているが、本発明の本質はこの計算の実行手段に制約されるものではない。すなわち、この計算処理を他のハードウェアによって実現してもよく、また、パソコンやワークステーションによりソフトウェアで同様の補間処理をすべて実行するように構成してもよい。

【0049】さらに、本実施形態の画像データ補間装置によれば、フレームメモリ 102 の後方に D/A コンバータ 103 が接続されており、静止画表示装置として機能するが、この D/A コンバータ 103 の代わりにプリンタエンジンを接続すれば、高画質なプリントが可能なビデオプリンタを実現することができる。

【0050】

【発明の効果】請求項 1 記載の発明によれば、補間画素の上側に隣接する一方の走査線上の画素の列に対応する画素データの列の水平方向のエッジを検出し、且つ前記補間画素の下側に隣接する前記一方の走査線上の画素の列に対応する画素データの列の水平方向のエッジを検出して、エッジ位置同士の相関を判定するため、得られた補間方向は極めて正確であり、この方向に沿って補間を実行するため、斜めエッジにジャギーが目立たない高画質なフレーム画像がフィールド画像から導出出来る。

【0051】請求項 2 記載の発明によれば、補間方向決定手段は前記補間画素の上側に隣接する走査線上および前記補間画素の下側に隣接する走査線上にそれぞれ複数のエッジを検出したときは補間方向を垂直方向としたため、補間ミスによるノイズの発生の危険性が極めて低く画像が乱れることがない。

【0052】請求項 3 記載の発明によれば、補間方向決定手段は前記補間画素の上側に隣接する走査線上および前記補間画素の下側に隣接する走査線上にそれぞれ 1 個のエッジを検出したとき、2 個のエッジと補間画素の位置が一直線上に存在しない場合も補間方向を垂直方向としたため、同じく補間ミスによるノイズの発生の危険性が極めて低く画像が乱れることがない。

【図面の簡単な説明】

【図 1】本発明の実施形態例にかかる画像データ補間装置の構成を示すブロック図である。

【図 2】本発明の実施形態例にかかる画像データ補間装置により補間される画素を中心とする周辺画素の配列を表す画素配列図である。

【図 3】本発明の実施形態例にかかる画像データ補間装置による水平方向のエッジの検出を説明するための図である。

【図 4】本発明の実施形態例にかかる画像データ補間装置による水平方向のエッジの検出パターンを説明するための図である。

【図 5】画像データ配列において検出エッジと相関値を算出する方法を説明するための図である。

【図 6】本発明の実施形態例にかかる画像データ補間装置における 1 画素分の画像処理のフローチャートである。

【図 7】従来の技術を説明するための元のフィールド画像を表す参考図である。

【図 8】従来の技術を説明するための元のフィールド画像の細部を説明するための図である。

【図 9】補間される画素を垂直方向に隣接した上下いずれかの画素で補間する従来の補間方法を説明するための図である。

【図 10】補間される画素を垂直方向に隣接した上下の画素の平均値で補間する従来の補間方法を説明するための図である。

【図 11】補間される画素の斜め方向の画素の相関性を

使用して補間する従来の補間方法を説明するための図である。

【図 12】5 方向の補間について説明するための図である。

【図 13】7 方向の補間について説明するための図である。

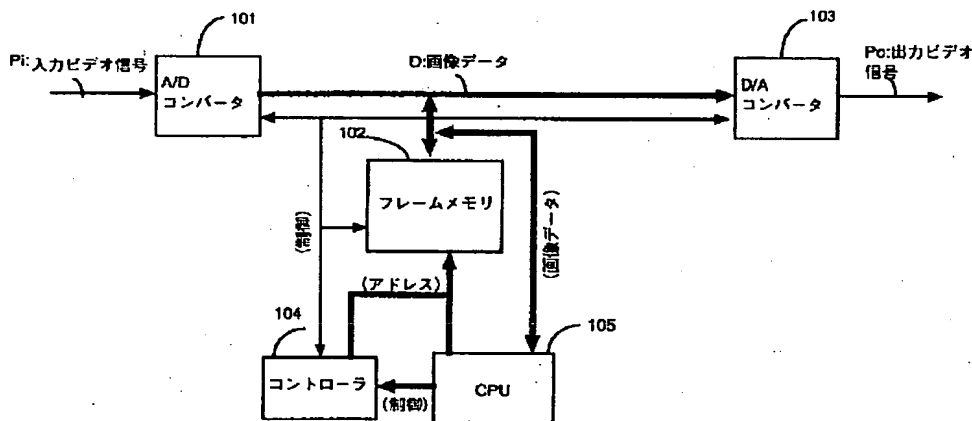
【図 14】エッジの方向と補間方向についての参考図である。

【図 15】ブロック同士の相関を計算する参考図である。

【符号の説明】

- 101 A/Dコンバータ
- 102 フレームメモリ
- 103 D/Aコンバータ
- 104 コントローラ
- 105 CPU

【図 1】



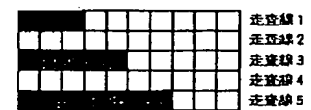
【図 7】



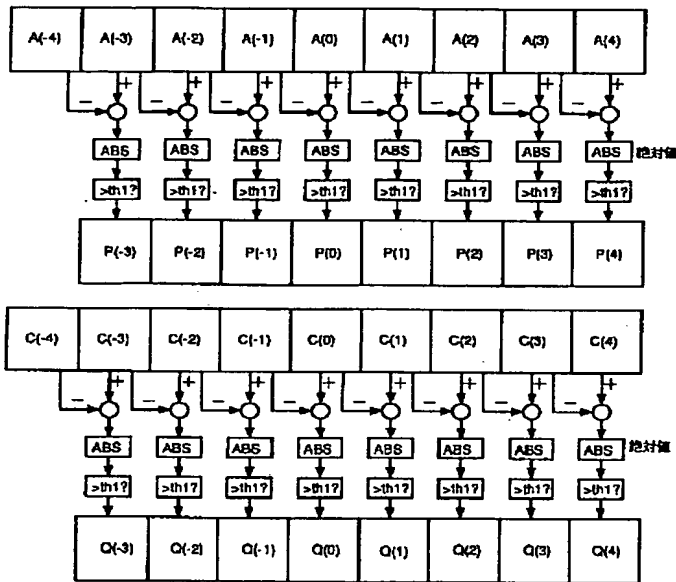
【図 2】

j-4	j-3	j-2	j-1	j	j+1	j+2	j+3	j+4	
A(-4)	A(-3)	A(-2)	A(-1)	A(0)	A(1)	A(2)	A(3)	A(4)	i-1
B(-4)	B(-3)	B(-2)	B(-1)	B(0)	B(1)	B(2)	B(3)	B(4)	i
C(-4)	C(-3)	C(-2)	C(-1)	C(0)	C(1)	C(2)	C(3)	C(4)	i+1

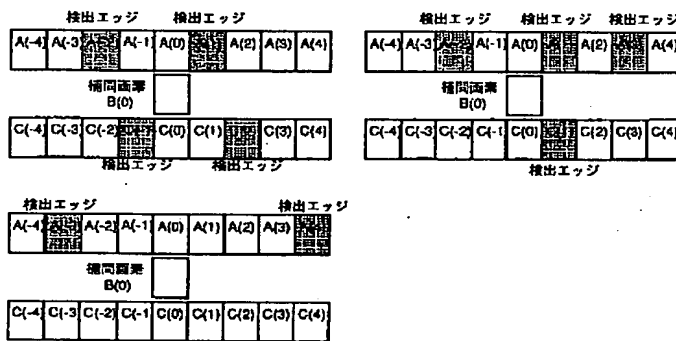
【図 8】



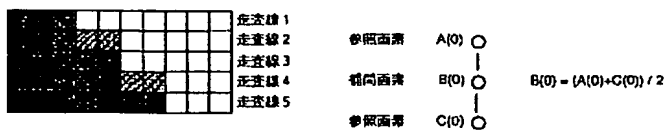
【図 3】



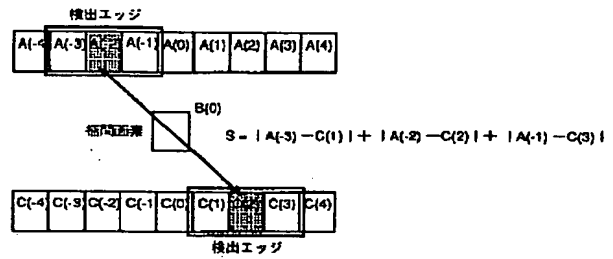
【図 4】



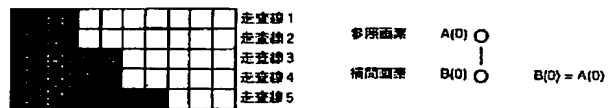
【図 10】



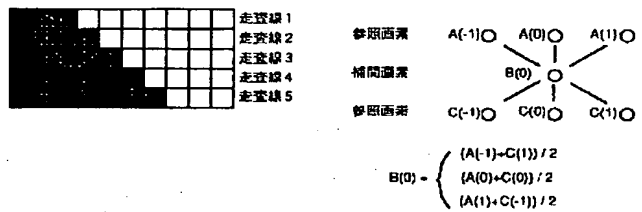
【図 5】



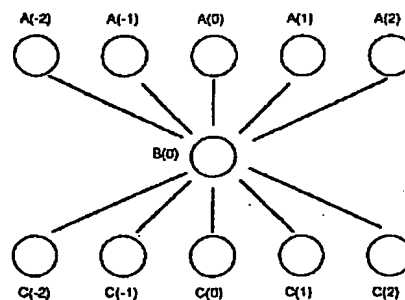
【図 9】



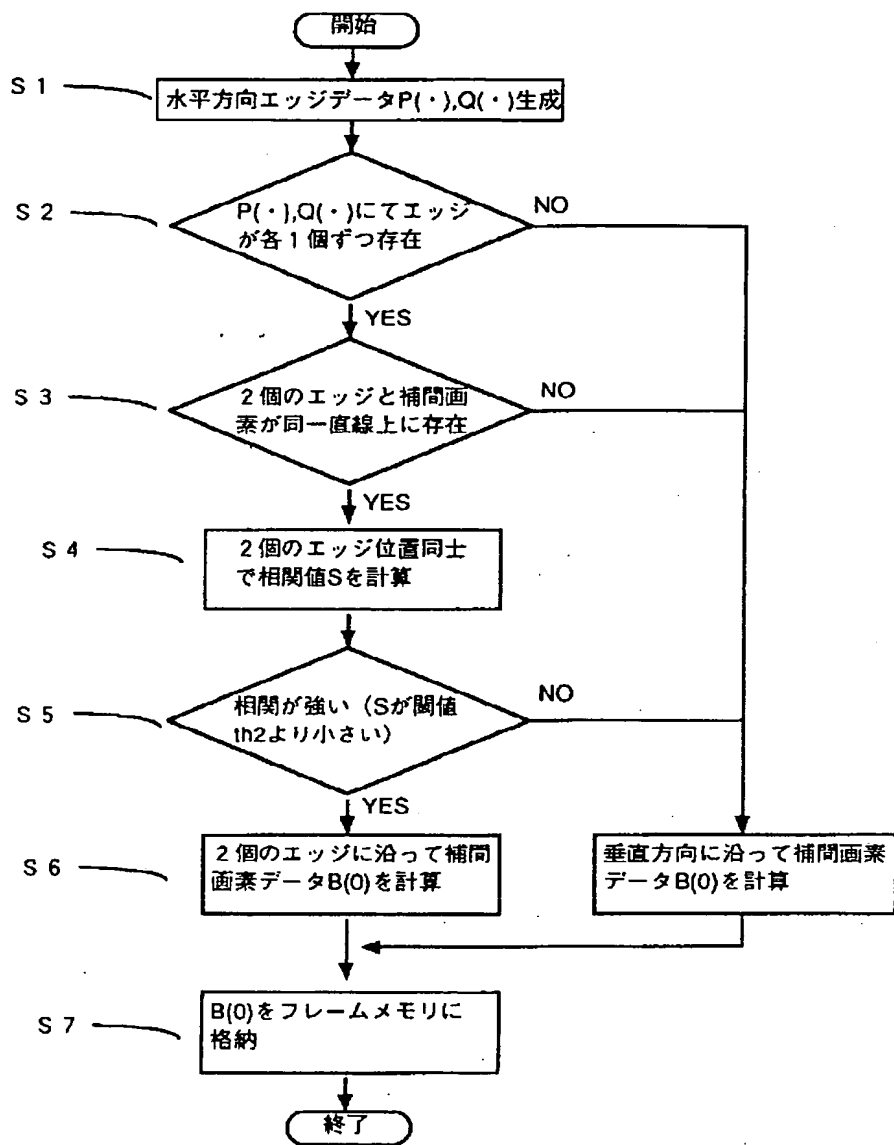
【図 11】



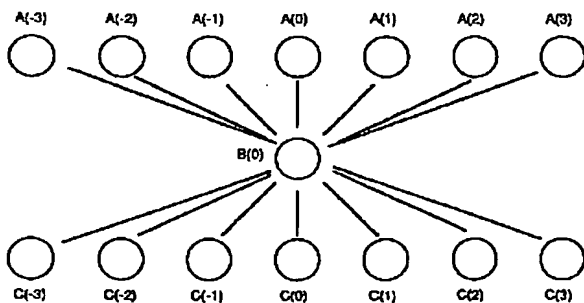
【図 12】



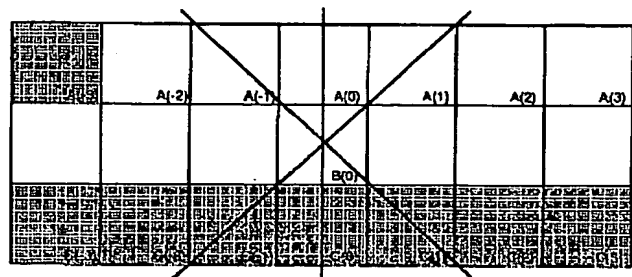
【図 6】



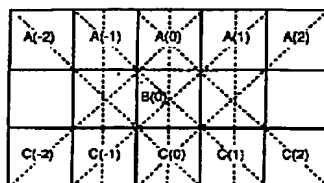
【図 1 3】



【図 1 4】



【図 15】



$$\text{最小値判定} \left(\begin{array}{l} |A[-2] - C[0]| + |A[-1] - C[1]| + |A[0] - C[2]| \\ |A[-1] - C[-1]| + |A[0] - C[0]| + |A[1] - C[1]| \\ |A[0] - C[-2]| + |A[1] - C[-1]| + |A[2] - C[0]| \end{array} \right)$$